UTN
FACULTAD REGIONAL
VILLA MARÍA

CARRERA ACADÉMICA

INTRODUCCIÓN AL TEST DE CIRCUITOS Y SISTEMAS
Planificación Ciclo lectivo 2026

Datos administrativos de la asignatura			
Departamento:	Electrónica	Carrera	Ingeniería en Electrónica
Asignatura:	Introducción al test de circuitos y sistemas		
Nivel de la carrera	VI	Duración	Cuatrimestral
Bloque curricular:	Tecnologías Aplicadas		
Carga horaria presencial semanal:	3 horas cátedra 2 horas reloj	Carga Horaria total:	48 horas cátedra 32 horas reloj
Carga horaria no presencial semanal (si correspondiese)		% horas no presenciales (si correspondiese)	
Profesor/es Titular/Asociado/Adjunto:	Eduardo Romero Gabriela Peretti Mónica Lovay	Dedicación:	Exclusiva Exclusiva Exclusiva
Auxiliar/es de 1º/JTP:		Dedicación:	

Presentación, Fundamentación

Describir la fundamentación de la inclusión de la asignatura en el plan de estudios de la carrera.

FUNDAMENTACIÓN DE LA ASIGNATURA

Los procedimientos de test de productos electrónicos están cobrando día a día más importancia, debido fundamentalmente a que las industrias del sector pretenden minimizar la probabilidad de que los circuitos sean entregados al consumidor final sin cumplir con las especificaciones de diseño o adoleciendo de fallas en su estructura. En aplicaciones críticas se utiliza frecuentemente un tipo de test denominado periódico (también llamado en línea), orientado a detectar fallas que puedan producirse durante la operación en campo. En términos generales, pueden definirse a las metodologías de test como un conjunto de técnicas orientadas a detectar fallas en los circuitos ya fabricados y consecuentemente permitir el descarte de las partes afectadas.

Para los circuitos digitales existen numerosas técnicas que han logrado gran aceptación tanto en la comunidad científica como industrial. Entre ellas se destacan los procedimientos de Diseño Para Test (DFT, Design for Test) y en especial el denominado “Scan Test”. Sin embargo, para los circuitos analógicos y de señal mixta no existen soluciones de test generales que sean aceptadas por la comunidad académica e industrial y sólo se han generado soluciones para circuitos específicos o, a lo más, para clases de circuitos.

Las particularidades de los circuitos analógicos y mixtos, como son la normalmente baja observabilidad de los nodos internos y la naturaleza compleja de las señales involucradas, son la causa de que el test para esta clase de circuitos presente los mayores desafíos y costos, a pesar de que el área que ocupan es relativamente pequeña. En estos casos, se acepta que para lograr un sistema de test eficiente se requiere de un gran esfuerzo de desarrollo y de circuitos adicionados usualmente desproporcionados con respecto al sistema original.

Los circuitos configurables digitales y analógicos constituyen casos particulares para los cuales deben desarrollarse técnicas de test a medida. Para estos dispositivos en particular es importante la detección de fallas en el entorno de producción, pero también es deseable la generación de metodologías de test en línea que permitan la detección de fallas durante la operación en campo. Dado que estos dispositivos pueden reconfigurarse fácilmente, una alternativa interesante es la detección de la falla y la posterior reconfiguración (evitando los componentes con fallas) para dotar al sistema de características de tolerancia a fallas. Este tipo de test en línea y las características de tolerancia a fallas a las que se hizo mención arriba son particularmente importantes en aplicaciones de alta criticidad, típicas de los sistemas embebidos. Las técnicas de tolerancia a fallas en circuitos y sistemas son más amplias que la mencionada arriba y serán también objeto de estudio en el curso propuesto.

El estudio de estrategias de test de circuitos y sistemas y los esquemas de tolerancia a fallas ha sido dejado de lado en nuestro plan de estudios, pero se vuelven algo crítico para el área de sistemas embebidos. Es por esta razón que se considera necesaria la inclusión de estas temáticas en el área.

- **Relación de la asignatura con el perfil de egreso**. (Describir la relación y los aportes de la asignatura al perfil de egreso).

La asignatura contribuye a la conformación del perfil de egreso avanzando sobre conceptos abstractos como los modelos de fallas, modelos de ingeniería que permiten soluciones concretas y alternativas tecnológicas que le permiten al estudiante complementar la formación en tecnologías básicas de la Carrera. Esto le permitirá abordar problemas de diferentes naturalezas en entornos interdisciplinarios y colaborativos. Se efectúan aportes al auto aprendizaje como herramienta esencial para el crecimiento futuro del profesional, motivando también la relación con sus pares para intercambio de ideas y trabajo en equipo.

Ordenanza 1077 (perfil del ingeniero electrónico)

- **Relación de la asignatura con los alcances del título**. (Describir la relación y los aportes de la asignatura con los alcances del título).

  La Tabla de la página 23 del DC relaciona las competencias con los alcances del título. Dicha tabla se copia y pega a continuación por conveniencia y claridad. En la misma se han remarcado las competencias trabajadas en esta materia. De esta forma la relación con los alcances puede verse de forma directa.

Alcances	Competencias Específicas
AR1	CE 1.1 - CE 1.2 - CE 1.3 - CE 1.4 - CE 1.5 - CE 1.6 - CE 1.7
AR2	CE 2.1
AR3	CE 3.1
AR4	CE 4.1
AL1	CE 5.1
AL2	CE 6.1.
AL3	CE 7.1
AL4	CE 8.1
AL5	CE 9.1
AL6	CE 10.1 - CE 10.2 - CE 10.3

Relación de la asignatura con las competencias de egreso de la carrera

Los contenidos, metodología de enseñanza y de evaluación propuestos para la asignatura justifican la contribución a las competencias de egreso indicadas en la tabla.

Competencias específicas de la carrera (CE)	Competencias genéricas tecnológicas (CT)	Competencias genéricas sociales, políticas y actitudinales (CS)
CE1: **1.1: 2; 1.2: 2; 1.4: 2; 1.5: 1; 1.6: 0 ;1.7: 1**	CT1: **2**	CS1: **3**
CE2: **2.1: 1**	CT2: **1**	CS2: **2**
CE3: **3.1: 0**	CT3: **1**	CS3: **0**
CE4: **4.1: 0**	CT4: **3**	CS4: **3**
	CT5: **0**	CS5: **1**

Propósito

Brindar a los estudiantes herramientas teóricas y prácticas que les permitan formular, modelar, simular e implementar soluciones tecnológicas para problemas de ingeniería de test de complejidad media (en el mundo digital y analógico), articulando enfoques teóricos, computacionales y experimentales. La formación debiera permitir a los estudiantes enfrentarse a situaciones de trabajo grupal, planteando claramente las ideas motivadoras de las soluciones ingenieriles propuestas, defendiendo las mismas, otorgando respaldo conceptual y experimental adecuado y reportando metodologías de diseño, criterios y resultados en informes claros.

Objetivos establecidos en el DC

Debido a que se trata de una electiva, se trata de objetivos definidos desde la FRVM.

- Que el estudiante comprenda los fenómenos básicos de degradación de circuitos y otros sistemas relacionados.
- Que el estudiante comprenda y sea capaz de utilizar los modelos de fallas en el dominio digital y analógico.
- Que el estudiante sea capaz de implementar campañas de simulación de fallas de circuitos y sistemas.
- Que el estudiante comprenda, diseñe y valide esquemas de test en los dominios analógico y digital.

Resultados de aprendizaje

Describir y explicar los Resultados de aprendizaje a promover en el desarrollo de la asignatura. Argumentar su cantidad, sus componentes y la manera en que cada resultado de aprendizaje contribuye al desarrollo de las competencias que aborda la asignatura:

- **RA1**: Comprender y aplicar adecuadamente el concepto de modelo de falla en diferentes niveles de abstracción, implementando campañas de inyección de fallas por simulación y experimentalmente. Aplicar estos conceptos a diseños y/o solución de problemas de ingeniería de complejidad media. Contribuye a las Competencias Específicas y Tecnológicas de la tabla respectiva.
- **RA2**: Comprender y aplicar adecuadamente las alternativas de test (DFT, BIST, etc.) y su inserción en el ciclo de vida del producto (de producción o en campo), implementando estrategias para circuitos analógicos, digitales y mixtos. Aplicar estos conceptos a la solución de problemas de ingeniería de complejidad media. Contribuye a las Competencias Específicas y Tecnológicas de la tabla respectiva.
- **RA3**: Brindar soluciones tecnológicas adecuadas usando criterios de ingeniería y las herramientas del estado del arte como simuladores eléctricos, herramientas de aplicación matemáticas e instrumental de laboratorio, siendo capaz de demostrar la bondad de las soluciones a través de las mismas e integrándose adecuadamente a grupos de trabajo. Contribuye a las Competencias Específicas, Tecnológicas y sociales de la tabla respectiva.

Asignaturas correlativas previas

Para cursar debe tener cursada:

- Establecida por FRVM

Para cursar debe tener aprobada:

- Establecida por FRVM

Para rendir debe tener aprobada:

- Establecida por FRVM

Asignaturas correlativas posteriores

Indicar las asignaturas correlativas posteriores:

- Establecida por FRVM

Programa analítico, Unidades temáticas

CAPÍTULO 1: FALLAS EN CIRCUITOS ELECTRÓNICOS
Conceptos generales sobre circuitos integrados. Vista general de la tecnología CMOS para implementación de compuertas. Fallas, origen de las mismas. Fallas de fabricación. Fallas en campo. Necesidad del test.

CAPÍTULO 2: MODELOS DE FALLAS Y GENERACIÓN DE VECTORES DE TEST
Test de circuitos: ideas generales. Simulación de fallas. Modelos de fallas. Modelo de enclavamiento. Ejemplos en compuertas básicas. Modelos de puenteo. Ejemplos. Fallas de demora. Equivalencia y colapsado. Controlabilidad y observabilidad. Método de sensibilización de trayectoria. Test exhaustivo. Test aleatorio.

CAPÍTULO 3: DISEÑO PARA TEST
Ideas generales sobre DFT: su necesidad. Técnicas a medida: particionamiento, adición de puntos de acceso, uso de multiplexores. SCAN test: principio de operación. Boundary SCAN. Conceptos generales sobre BIST. Emulación de fallas en FPGAs.

CAPÍTULO 4
CIRCUITOS DE GENERACIÓN DE PATRONES DE TEST EMBEBIDOS.
Utilización de una ROM para almacenar patrones determinísticos. Uso de máquinas de estados para secuenciar tests. Uso de contadores para test exhaustivo. Generadores pseudo-aleatorios: ventajas y propiedades. Los circuitos LFSR. Principio de operación y síntesis.

CAPÍTULO 5
CIRCUITOS DE EVALUACIÓN DE RESPUESTAS DE TEST EMBEBIDOS
Evaluación exhaustiva de las respuestas por comparación. Conteo de uno o ceros. Conteo de transiciones. Uso de XORs para reducir el volumen de datos de test. Métodos de compactación de respuestas de test: el circuito MISR. Principio de operación. Síntesis. Alias.

CAPÍTULO 6
CONCEPTOS GENERALES SOBRE EL TEST ANALÓGICO
El test comportamental versus el test estructural. Modelos de fallas de comportamiento y estructurales en el mundo analógico. Estrategias de test analógico: Evaluaciones en continua, Evaluaciones en AC. El test basado en transitorio. El test basado en oscilaciones. Test de secciones configurables analógicas. Test de configurabilidad. Esquemas de tolerancia a fallas.

Metodología de enseñanza

La gestión de la asignatura se realizará a través de la plataforma Classroom. A través de esta plataforma se distribuirá material de estudio como guías, trabajos de laboratorios, etc, y servirá de base para consultas fuera de horario de clases o de trabajo de los docentes en la Facultad. El material necesario será puesto a disposición de los estudiantes con por lo menos una semana de anticipación a la primera clase en la que se trate el tema.

La dinámica propuesta es la de proporcionar material de estudio conformado por videos tutoriales en los cuales los docentes abordan los temas a tratar con un enfoque orientado a establecer claramente las cuestiones conceptuales más relevantes de los mismos. Los estudiantes deberán asistir a clases, que tendrán el carácter de teórico/ prácticas, habiendo estudiado este material. Se motivará el auto aprendizaje, en un entorno de apoyo y contención por parte de los docentes.

Durante las clases en el horario formal se relacionarán los conceptos generales dados en los videos tutoriales y material adicional de la cátedra, necesarios para que los alumnos aborden problemas concretos de modelado y simulación. Los estudiantes deberán analizar los casos propuestos y realizar la correspondiente investigación bibliográfica que permita proponer soluciones. Se generará un espacio para la discusión tendiente a elaborar conclusiones sobre las diferentes alternativas de modelado de los grupos, los resultados esperados y efectuar una síntesis de los conceptos teóricos relacionados.

Se deberán utilizar herramientas del estado del arte para el modelado y simulación (entornos libres provistos por fabricantes), demostrando sobre los resultados obtenidos la viabilidad y robustez de las propuestas efectuadas. Cuando sea posible (especialmente en el dominio digital), se pasará a implementaciones de laboratorio. El alumno debe demostrar que su sistema funciona correctamente, que la disposición de las mediciones ha sido correcta y al mismo tiempo defender los criterios de diseño empleados para la solución. Todo esto debe ser volcado en un informe para su posterior evaluación.

Adicionalmente se propone una actividad de proyecto con carácter de integrador con las otras asignaturas del nivel. Esta actividad está orientada a la implementación de un sistema completo de test, cubriendo todas las etapas de concepción del mismo: diseño, simulación, implementación y evaluación experimental (de ser posible de acuerdo al perfil del trabajo).

Recomendaciones para el estudio

Recomendaciones para el estudio

- Estudiar el material entregado en formato video tutorial con anterioridad a la clase, efectuando una primera lectura de los temas abordados en la literatura de cabecera de la materia.
- Consultar periódicamente la plataforma de trabajo de la materia (Google Classroom), desde donde se distribuirá material de estudio y se responderán dudas en horario fuera del formal de clases.
- Mantener en clases una actitud participativa con los colegas, que le permita avanzar en la comprensión de las diferentes dimensiones abordadas en la materia.
- Consultar en clases al docente de forma periódica, permitiendo que el mismo conozca las dificultades por las que está atravesando y pueda articular acciones para mitigarlas.
- Mantenerse activo con consultas privadas o públicas (en el foro de la materia) a los docentes de la materia. Esto permite contribuir a la solución de problemas fuera del horario de clases.

Metodología de evaluación

Trabajos de diseño e implementación (experimentales y de simulación): la dinámica de trabajo en esta dimensión de la materia es grupal. Como se expresó anteriormente, se motivará fuertemente la aplicación de estrategias de diseño descendentes. Se efectuará una actividad experimental (cuanto menos) por cada unidad temática, permitiendo evaluar los resultados de aprendizaje RA1 a RA3. Los estudiantes deberán ser capaces de defender sus elecciones de ingeniería para los diseños efectuados y las disposiciones experimentales (setup experimental) adoptado para demostrar que los sistemas funcionan adecuadamente. Los estudiantes deberán formular un informe pertinente. Ambos, el desempeño en el laboratorio y las fundamentaciones dadas en la defensa del trabajo como el informe pertinente serán evaluados según una matriz de corrección que contempla aspectos puramente ingenieriles (cálculos, metodología, criterios, etc.), pero además cuestiones vinculadas a la claridad de las explicaciones orales y escritas.

Actividad de integración: la actividad de integración es un espacio que se da durante las últimas semanas de la materia. Esta actividad contempla la propuesta de una idea-proyecto por parte de los estudiantes. Esta idea proyecto deberá incluir temáticas clave de la asignatura, que serán oportunamente explicitadas por los docentes de la materia. Una vez aprobada la idea-proyecto, se pasará a la instancia de ejecución de la misma.
Como se señaló antes, se pretende la aplicación de la metodología descendente. La nota final resultará de la ponderación de la defensa de los diseños efectuados por los estudiantes y del reporte efectuado, siguiendo una matriz de corrección como se indicó precedentemente. El trabajo permite evaluar todos los resultados de aprendizaje previstos.

CONDICIONES DE REGULARIDAD:

Para alcanzar la condición de alumno regular: Aprobar las actividades de diseño planteadas y el trabajo integrador.

Para alcanzar la aprobación directa: Aprobar las actividades de diseño planteadas y el trabajo integrador.

Cronograma de clases/trabajos prácticos/exámenes (tentativo)

NOTA: las actividades planteadas en cuentan con la actuación de los profesores del Área de Sistemas Embebidos de la FRVM. Los estudiantes tienen a disposición a los docentes en los horarios de clase. Esta modalidad puede soportarse fácilmente, dado la dedicación exclusiva de los docentes. Más allá del horario formal, los estudiantes pueden consultar libremente en la dependencia de la facultad donde los docentes cumplen tareas de investigación (Grupo de Estudios en Calidad en Mecatrónica).

Nº de semana de clase	Actividades a desarrollar
1	Presentación de la asignatura, explicación de las condiciones de regularidad, metodología de trabajos en grupo, requisitos para los

		informes. Capítulo 1: Fallas y sus modelos. Discusión sobre el material de estudio. Planteo de dudas.
	2	Capítulo 2. Generación de vectores de test. Casos de estudio. Discusión sobre el material de estudio. Planteo de dudas.
	3	Capítulo 2. Generación de vectores de test. Casos de estudio. Discusión sobre el material de estudio. Planteo de dudas.
	4	Capítulo 3: Diseño de un sistema DFT en el dominio digital. Evaluación por simulación y experimental. Discusión sobre el material de estudio. Planteo de dudas.
	5	Capítulo 3: Diseño de un sistema DFT en el dominio digital. Discusión sobre el material de estudio. Planteo de dudas.Evaluación por simulación y experimental.
	6	Capítulos 4 y 5: Diseño de un sistema BIST en el dominio digital.
	7	Capítulos 4 y 5: Diseño de un sistema BIST en el dominio digital.
	8	Capítulos 4 y 5: Diseño de un sistema BIST en el dominio digital.
	9	Capítulo 6: Discusión sobre el material de estudio. Planteo de dudas.
	10	Capítulo 6: Casos de estudio clásicos de test analógico. Ejemplos de aplicación.
	11	Capítulo 6: Diseño de un sistema de test analógico
	12	Capítulo 6: Diseño de un sistema de test analógico
	13	Proyecto integrador
	14	Proyecto integrador
	15	Proyecto integrador
	16	Proyecto integrador

Recursos necesarios

Detallar los recursos necesarios para el desarrollo de la asignatura. Considerar todos los aspectos docentes, institucionales y estudiantiles de manera de conocer y planificar, con previsión, las necesidades para alcanzar los Resultados de Aprendizaje previstos incluyendo, entre otros, los siguientes ítems:

- **Espacios Físicos**: Se requieren las facilidades del laboratorio de electrónica para las todas las actividades de la materia. Para algunas actividades se requiere el laboratorio de informática para simulaciones de circuitos y resolución de problemas con herramientas de cálculo. Acceso a internet inalámbrica en las aulas.
- **Recursos tecnológicos de apoyo**: Se requiere de un proyector multimedia tanto para las actividades de resolución de actividades teórico-prácticas como para el laboratorio. Software para simulación de circuitos (con motores de simulación SPICE), herramientas de cálculo como Matalb o similares, etc.

Referencias bibliográficas (citadas según Normas APA)

L. Lavagno, I. Markov, G. Martin, L. Scheffer, Electronic Design Automation for IC System Design, Verification and Testing, CRC, 2020.

Doboli, E. Currie, Introduction to Mixed-Signal, Embedded Design. Springer, Estados Unidos, 2011.
Burns, M. y Roberts, G. An Introduction to Mixed-Signal IC Test and Measurement, Oxford University Press, 2001.
BUSHNELL, M. and AGRAWAL, V. Essentials of Electronic Testing for Digital, Memory, and Mixed-Signal VLSI Circuits. Kluwer Academic Publishers, 2001.
Grout, Ian, Integrated circuit test engineering: modern techniques. Springer, 2007.
Kim H. Pries, Jon M. Quigley . Testing Complex and Embedded Systems. CRC Press, 2010.

Matlab/Simulink, Manuales de ayuda
Hojas de datos de Intel.
Notas de aplicación de Intel.
Manual Quartus.
Videos tutoriales generados por la cátedra.
Videos tutoriales brindados por los fabricantes.

Función Docencia

Detallar las actividades previstas respecto a la función docencia en el marco de la asignatura.

- Clases de actividades teórico-prácticas.
- Clases de resolución de problemas
- Clases de evaluación experimental de diseños.
- Desarrollo de proyecto integrador
- Clases de consulta
- Clases especiales para explicación de contenidos teóricos (a requerimiento de los estudiantes).
- Desarrollo de material audiovisual.
- Desarrollo de guías de trabajos prácticos
- Desarrollo de guías de autoestudio.
- Planificación de proyectos.
- Corrección y devolución de parciales y demás actividades.

Reuniones de asignatura y área

Detalle y cronograma previsto de reuniones de cátedra y área.

Reuniones de cátedra con periodicidad semanal. Reuniones de área a solicitud del Dpto.

Atención y orientación a las y los estudiantes

Detalle y cronograma de actividades de trabajo de campo, visitas y/o pasantías previstas en el desarrollo de la asignatura.

No se realizan estas actividades en el contexto de la asignatura

Detalle y cronograma de actividades de atención y orientación a las y los estudiantes (dentro y/o fuera del horario de clase)

- **Momento de recuperación de actividades no cumplidas:** se mantendrá actualizado el momento de recuperación de actividades mediante la plataforma de la materia.
- **Actividades previas a la clase que deben realizar los y las estudiantes (sugerencias de revisión de conceptos teóricos y actividades prácticas, así como un recordatorio de las actividades pendientes):** las recomendaciones sobre temáticas previas a repasar se encuentran disponibles conforme se avanza en la materia en el classroom de la materia, en las guías de actividades y orientaciones dadas por los docentes de la cátedra de forma presencial. Particularmente importante es la coordinación previa a las clases de laboratorio.
- **Actividades posteriores a la clase que deben realizar los y las estudiantes, en horario no presencial:** Igual que el caso anterior.
- **Actividades de aprendizaje autónomo:** Igual que en el caso anterior.

ANEXO 1: FUNCIÓN INVESTIGACIÓN Y EXTENSIÓN (si corresponde)
En este Anexo 1 (a completar si correspondiese) la cátedra detallará las actividades previstas respecto a la función docencia en el marco de la asignatura.

Lineamientos de Investigación de la cátedra
Para introducir a las y los estudiantes a las actividades de investigación que realiza la cátedra. Se recomienda incorporar al Programa analítico de la asignatura los lineamientos de investigación en los cuales la asignatura este participando.

Lineamientos de Extensión de la cátedra
Para introducir a las y los estudiantes a las actividades de Extensión que realiza la cátedra. Se recomienda incorporar al Programa analítico de la asignatura los programas de Extensión en los cuales la asignatura este participando.

Actividades en las que pueden participar las y los estudiantes	
Incluir todas aquellas instancias en las cuales las y los estudiantes puedan incorporarse como participantes activos tanto en proyectos de investigación como de extensión, en la asignatura o mediante el trabajo conjunto con otras asignaturas.	
Eje: Investigación	
Proyecto	Cronograma de actividades
Eje: Extensión	
Proyecto	Cronograma de actividades

Eduardo Romero